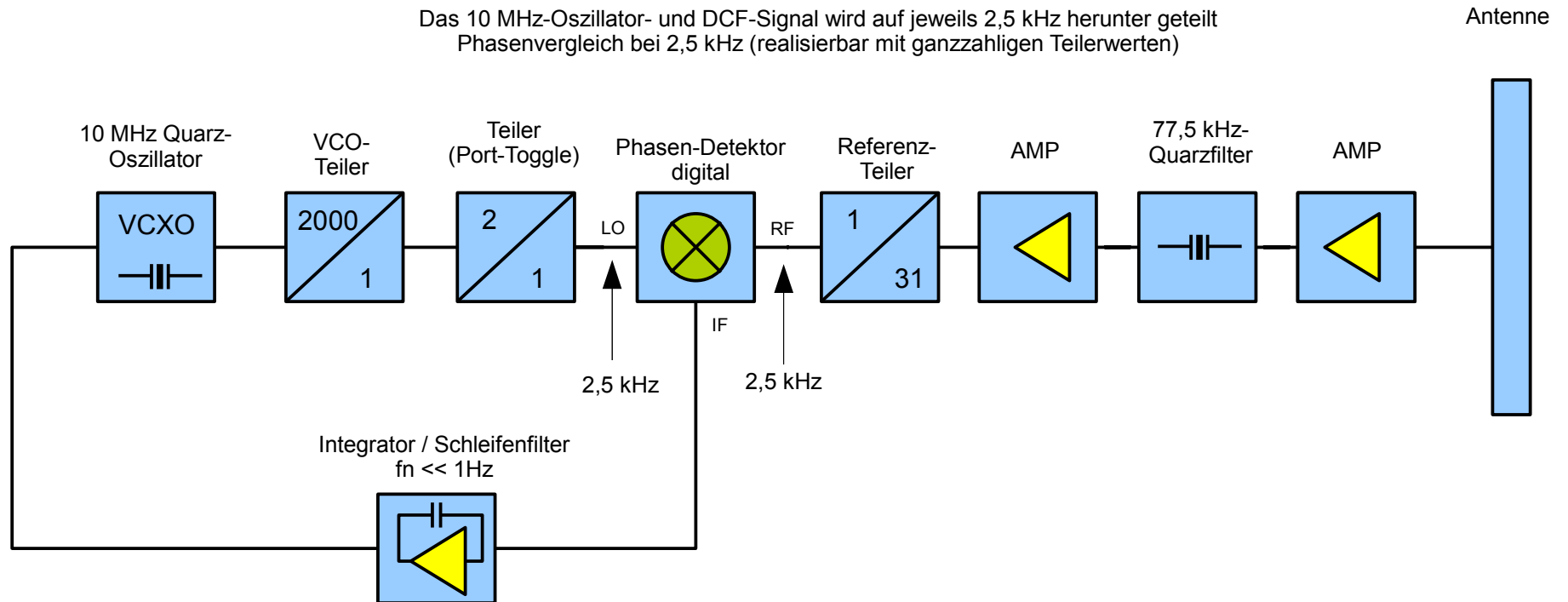
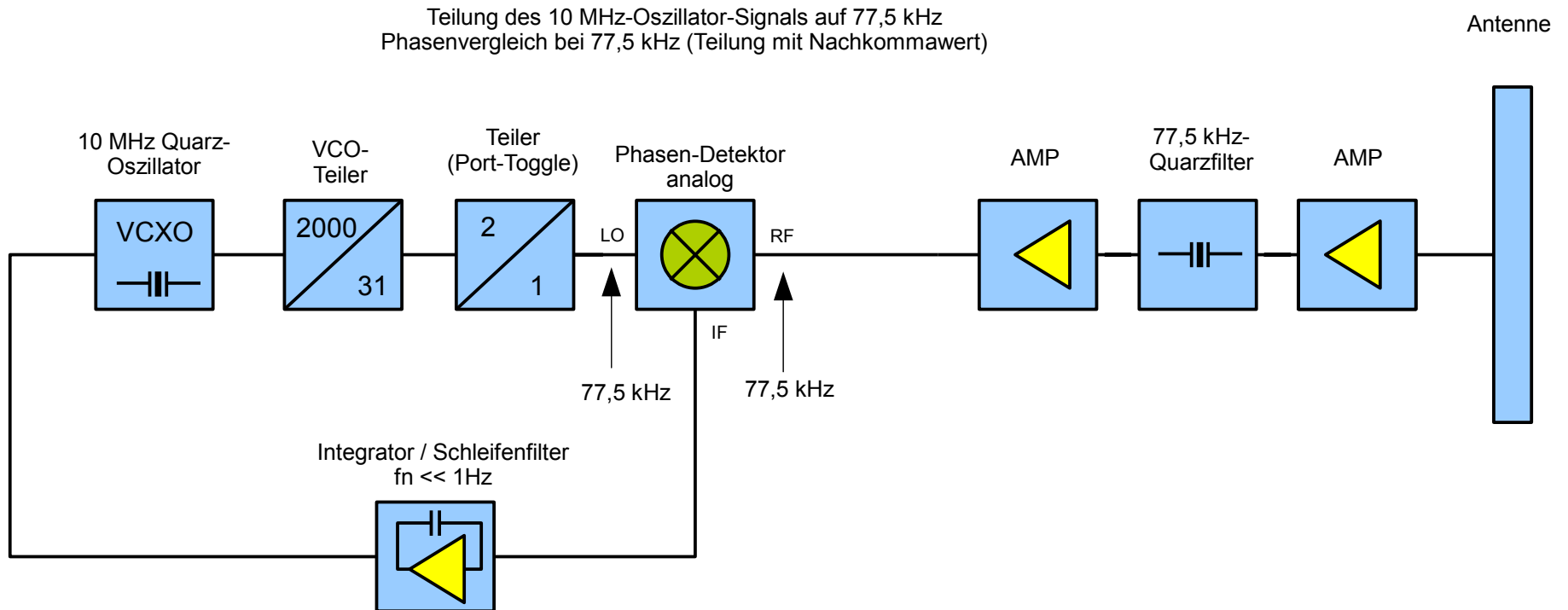


1. Schaltungsversion mit Phasenvergleich bei 2,5 kHz



2. Schaltungsversion mit Phasenvergleich bei 77,5 kHz



Weiterer Vorteil: Das empfangene DCF-Signal muss nicht geteilt werden, sondern kann als analoges Signal auf den analogen Phasendetektor (Mischer) gegeben werden. Der Integrator (Schleifenfilter) läuft nicht weiter, wenn das DCF-Signal zu den Zeiten der Sekundenimpulse abgesenkt wird oder aufgrund von Fading verschwindet.

Nachteil: Der verwendete analoge Phasendetektor benötigt eine Einrasthilfe, da der Fangbereich sehr klein ist.

Berechnung der Teilerwertumschaltung

Benötigter Teilfaktor : $N = \frac{2000}{31} = 64,51612903$

Verfügbare Teilerfaktoren : $N_1 = 64 \quad N_2 = 65$

Mittelwertbildung durch
Teilerumschaltung
(Fractional N – Teilung) : $N = \frac{nN_1 + mN_2}{n + m}$

Anzahl Teilungszyklen : $n + m = 31$

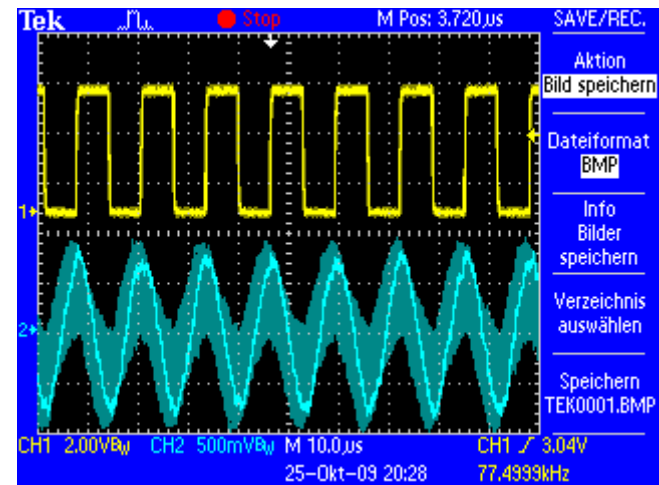
Realisierbar mit : $n = 15 \quad m = 16$

Interrupt-Routine zur Umschaltung der Teilerfaktoren

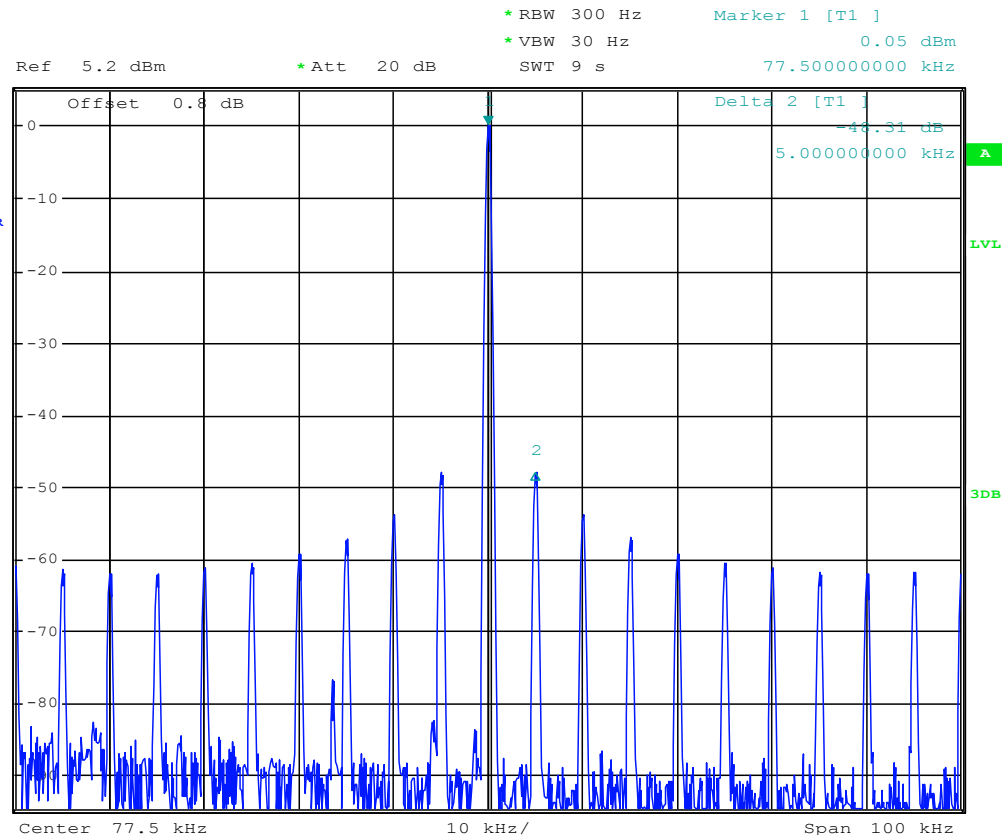
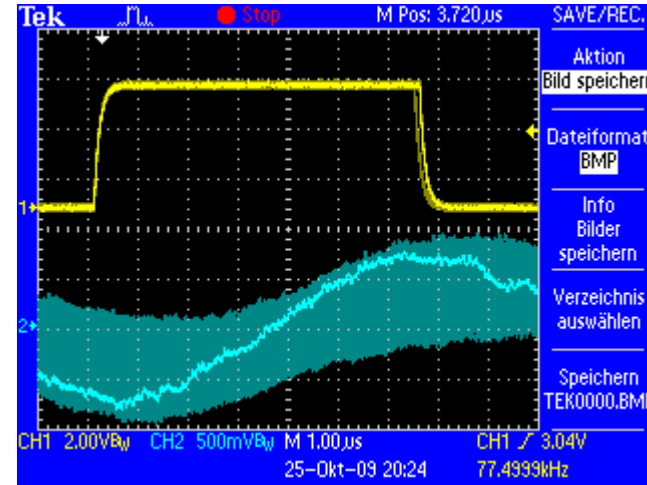
```
ISR(TIMER0_COMP_vect) // Teilerwert-Umschaltung
{
    cnt++; // Zähler der Durchgänge
    if(cnt == 31)
    {
        OCR0 = 0x40; // Teilerfaktor 65
        cnt = 0;
    }
    else
        OCR0 ^=0x7F; // ständiger Wechsel zwischen Teilerfaktor 64 und 65
                    // der Nebenlinien-Jitter ist damit ca. 22 dB niedriger

    // in Summe 31 Durchgänge,
    // wobei 15 mal durch 64 und 16 mal durch 65 geteilt wird.
}
```

Geteiltes VCXO-Signal und DCF77-Signal

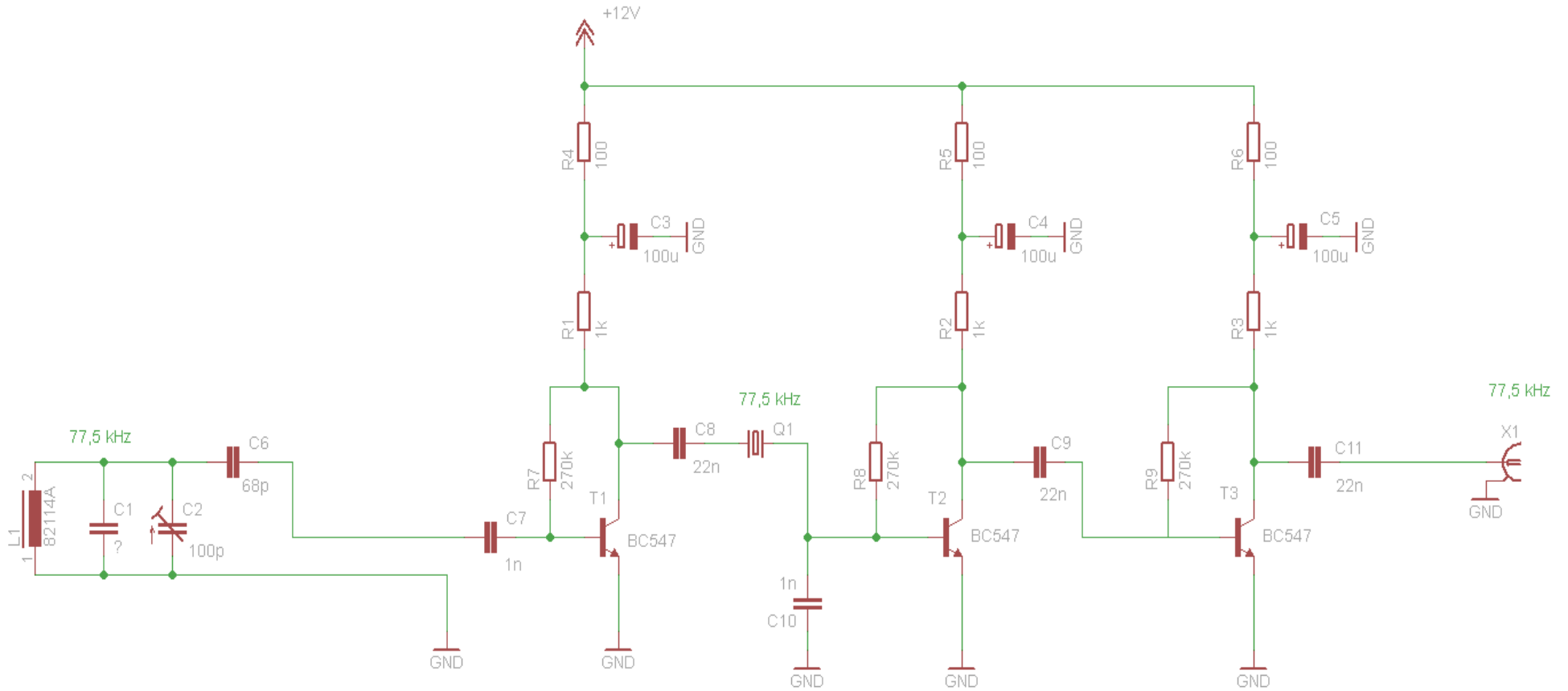


Am geteilten VCXO-Signal ist ein Jitter erkennbar, durch die Teilerwertumschaltung



Spektral sind am VCXO-Signal Jitter-Nebenlinien im Abstand von 5 kHz zu sehen

DCF-77-Geradeaus-Empfänger mit Ferritantenne und Quarzfilter



Frequenzteiler mit Atmel Microcontroller

